

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-189232  
 (43)Date of publication of application : 08.07.1994

(51)Int.CI. H04N 5/66  
 G02F 1/133  
 G09G 3/36

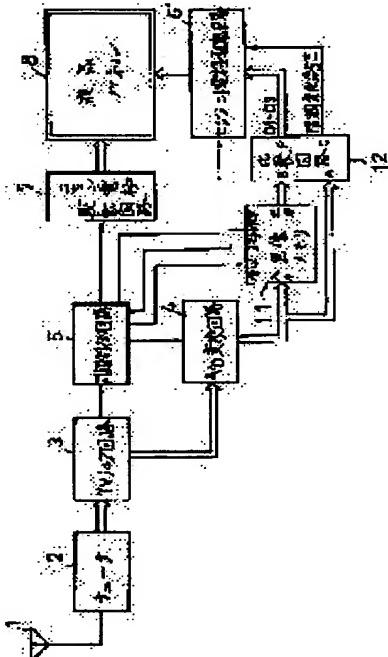
(21)Application number : 05-036859 (71)Applicant : CASIO COMPUT CO LTD  
 (22)Date of filing : 25.02.1993 (72)Inventor : MORI HIDEKI

## (54) LIQUID CRYSTAL DRIVING METHOD AND LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PURPOSE:** To provide a liquid crystal panel driving device which is capable of improving the response speed of the gradation change of a liquid crystal panel which performs a cumulative response.

**CONSTITUTION:** In a liquid crystal panel drive device displaying an image, using a liquid crystal panel which performs a cumulative response, an image memory 11 storing the digital image data for which an A/D conversion is performed by an A/D conversion circuit 4 corresponding to one from is provided and a comparison circuit 12 performing a level comparison between digital image data to be outputted from the A/D conversion circuit 4 and image data to be read one-frame behind from the image memory 11 and outputting a gradation change signal is provided. This comparison circuit 12 selects normal liquid crystal driving voltage and performs the display and drive of the electrode of a liquid crystal panel 8 when it judges that the level of the both comparison data is the same, and selects the liquid crystal drive voltage which is higher than the normal liquid crystal driving voltage and performs a display and drive of the electrode of the liquid crystal panel 8 when the level of the both comparison data is not the same.



### LEGAL STATUS

[Date of request for examination] 12.04.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2616652

[Date of registration] 11.03.1997

[Number of appeal against examiner's decision]

[of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2616652号

(45)発行日 平成9年(1997)6月4日

(24)登録日 平成9年(1997)3月11日

(51)Int.Cl.<sup>6</sup>

H 0 4 N 5/66  
G 0 2 F 1/133  
G 0 9 G 3/36

識別記号

1 0 2  
5 7 5

庁内整理番号

F I

H 0 4 N 5/66  
G 0 2 F 1/133  
G 0 9 G 3/36

技術表示箇所

1 0 2 B  
5 7 5

請求項の数5(全9頁)

(21)出願番号

特願平5-36859

実願平1-22633の変更

(22)出願日

平成1年(1989)2月28日

(65)公開番号

特開平6-189232

(43)公開日

平成6年(1994)7月8日

(73)特許権者 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72)発明者

森 秀樹

東京都東大和市桜が丘2丁目229番地

カシオ計算機株式会社東京事業所内

(74)代理人

弁理士 鈴江 武彦

審査官 田村 征一

(54)【発明の名称】 液晶駆動方法及び液晶表示装置

1

(57)【特許請求の範囲】

【請求項1】 画像データの大きさに応じた液晶駆動信号を液晶パネルに供給して画像データの大きさに応じた階調で液晶パネルを表示駆動する液晶駆動方法において、現画像データと1画面前の画像データを比較し、等しい場合は現画像データに対応する液晶駆動信号を液晶パネルに供給し、現画像データの方が1画面前の画像データよりも大きい場合は該現画像データよりも大きい画像データに対応する液晶駆動信号を液晶パネルに供給し、現画像データの方が1画面前の画像データよりも小さい場合は該現画像データよりも小さい画像データに対応する液晶駆動信号を液晶パネルに供給することを特徴とする液晶駆動方法。

【請求項2】 画像データの大きさに応じた階調信号を

2

液晶パネルに供給することによって階調表示を行なう液晶表示装置において、

各画素に表示される画像データが明方向または暗方向のどちらに変化しているかを検出する検出手段と、この検出手段により画像データが明方向へ変化していることが検出された場合は、現画像データの階調よりも明るい階調信号を液晶パネルに供給し、暗方向へ変化していることが検出された場合は現画像データよりも暗い階調信号を液晶パネルに供給する手段と、

10 を具備したことを特徴とする液晶表示装置。

【請求項3】 画像データ供給源と、

この画像データ供給源から供給される画像データを1フレーム分記憶する画像メモリと、上記画像データ供給源から供給される今回の画像データと上記画像メモリから1フレーム遅れて読み出される前回

の画像データとを比較して階調変化信号を出力する比較回路と、この比較回路の比較結果が等しい場合には上記今回の画像データに基づく階調信号を出力し、今回の画像データが前回の画像データよりも大きい場合は今回の画像データに基づく階調信号よりも大きい階調信号を出力し、今回の画像データが前回の画像データよりも小さい場合は今回の画像データに基づく階調信号よりも小さい画像データを出力する階調制御手段と、を具備したことを特徴とする液晶表示装置。

【請求項4】 上記今回の画像データに基づく階調信号よりも大きい階調信号は階調信号の最大値であることを特徴とする請求項3記載の液晶表示装置。

【請求項5】 上記今回の画像データに基づく階調信号よりも小さい階調信号は階調信号の最小値であることを特徴とする請求項3記載の液晶表示装置。

#### 【発明の詳細な説明】

##### 【0001】

【産業上の利用分野】 本発明は、例えば液晶テレビ等に用いられる液晶パネルを駆動する液晶駆動方法及び液晶表示装置に関する。

##### 【0002】

【従来の技術】 従来の液晶テレビは、一般に図5に示すように構成されている。同図において1はテレビアンテナで、このアンテナ1により受信されたテレビ放送電波は、チューナ2に入力される。このチューナ2は、受信電波の中から指定チャンネルの電波を選択し、中間周波信号に変換してテレビリニア回路3に出力する。このテレビリニア回路3は、チューナ2の中間周波信号よりビデオ信号と垂直同期信号及び水平同期信号を取り出し、ビデオ信号をA/D変換回路4へ、同期信号を同期制御回路5へそれぞれ出力する。この同期制御回路5は、上記垂直同期信号及び水平同期信号から各種タイミング信号を作成し、A/D変換回路4、セグメント電極駆動回路6、コモン電極駆動回路7へ出力する。

【0003】 上記A/D変換回路4は、同期制御回路5からのサンプリングクロックに同期してビデオ信号を数ビットのデジタルデータに変換し、セグメント電極駆動回路6へ出力する。このセグメント電極駆動回路6は、A/D変換回路4からのデータに従って階調信号を作成すると共に、更にこの階調信号に基づいて液晶駆動電圧V<sub>1</sub>、V<sub>3</sub>を選択してセグメント電極駆動信号を作成し、マトリクス型の液晶パネル8のセグメント電極を表示駆動する。また、コモン電極駆動回路7は、同期制御回路5からのタイミング信号に従って液晶駆動電圧V<sub>0</sub>、V<sub>2</sub>、V<sub>4</sub>を選択してコモン電極駆動信号を作成し、液晶パネル8のコモン電極を順次選択的に駆動する。上記液晶駆動電圧V<sub>0</sub>、V<sub>4</sub>は選択電圧、V<sub>2</sub>は非選択電圧である。

##### 【0004】

【発明が解決しようとする課題】 上記のようにして受信したビデオ信号に基づいて液晶パネル8が駆動されるが、この液晶パネル8は、図6に示すように累積応答効果によって作動するために応答速度が遅いという性質がある。

【0005】 上記図6は、階調が「7」及び「0」の場合の液晶駆動電圧合成波形と液晶パネル8の光透過率との関係を示したものである。これに対し、上記従来の液晶パネル駆動方法では、図6に示したように単にビデオ信号に対応した階調信号を作成して液晶パネル8を駆動しているだけであるので、液晶パネル8の応答特性を改善できず、速く動く画像に対応できないという問題があった。本発明は上記実情に鑑みて成されたもので、液晶の応答性を速めることができ、急激に変化する画像に対しても迅速に追随させることができる液晶駆動方法及び液晶表示装置を提供することを目的とする。

##### 【0006】

【課題を解決するための手段】 本発明は、画像データの大きさに応じた液晶駆動信号を液晶パネルに供給して画像データの大きさに応じた階調で液晶パネルを表示駆動する液晶駆動方法において、現画像データと1画面前の画像データを比較し、等しい場合は現画像データに対応する液晶駆動信号を液晶パネルに供給し、現画像データの方が1画面前の画像データよりも大きい場合は該現画像データよりも大きい画像データに対応する液晶駆動信号を液晶パネルに供給するようにしたのである。

【0007】 また、本発明は、画像データの大きさに応じた階調信号を液晶パネルに供給することによって階調表示を行なう液晶表示装置において、各画素に表示される画像データが明方向または暗方向のどちらに変化しているかを検出する検出手段と、この検出手段により画像データが明方向へ変化していることが検出された場合は、現画像データの階調よりも明るい階調信号を液晶パネルに供給し、暗方向へ変化していることが検出された場合は現画像データよりも暗い階調信号を液晶パネルに供給する手段とを具備したことを特徴とするものである。更に、本発明は、画像データ供給源と、この画像データ供給源から供給される画像データを1フレーム分記憶する画像メモリと、上記画像データ供給源から供給される今回の画像データと上記画像メモリから1フレーム遅れて読み出される前回の画像データとを比較して階調変化信号を出力する比較回路と、この比較回路の比較結果が等しい場合には上記今回の画像データに基づく階調信号を出力し、今回の画像データが前回の画像データよりも大きい場合は今回の画像データに基づく階調信号よりも大きい階調信号を出力し、今回の画像データが前回の画像データよりも小さい場合は今回の画像データに基づづけ

く階調信号よりも小さい画像データを出力する階調制御手段とを具備したことを特徴とするものである。

【0008】

【作用】上記の構成とすることにより、画像データが変化したときに、表示の変化を強調するような駆動がなされるので、これにより液晶の応答性を速めることができ、急激に変化する画像に対しても迅速に追随させることができ可能となる。

【0009】

【0010】なお、本願明細書中に言う「フレーム」とは、1画面を構成すべき絵素全てが走査されることを示し、例えばTV信号の1フィールド毎に1画面を構成すべき絵素全てを1通り走査して表示を行なう表示装置においては、TV信号の1フィールドと本願中に言う1フレームは等しいとみなす、TV信号に於いて一般に用いる「フレーム」とは必ずしも一致しないものとする。

【0011】

【実施例】以下、図面を参照して本発明の一実施例を説明する。図1は本発明を液晶テレビに実施した場合の例について示したもので、図5と同一部分には同一符号を付して詳細な説明は省略する。

【0012】本発明は、図1に示すようにA/D変換回路4の出力側に画像メモリ11及び比較回路12を設けている。上記画像メモリ11は1フレーム分の画像データを格納できるデュアルポートメモリで、同期制御回路5から与えられるメモリアドレス及び読み出し/書き込み命令に従って動作し、A/D変換回路4から送られてくる例えば3ビットの画像データを順次記憶して1フレーム後に比較回路12の入力端子Bに順次出力する。また、この比較回路12の入力端子Aには、A/D変換回路4から出力される画像データが入力される。この比較回路12は、入力端子A、Bに与えられるA/D変換回路4からの画像データと画像メモリ11から読み出される1フレーム遅れた画像データとをレベル比較し、次のような規則に従って出力端子P、Qより画像データD1～D3及び階調変化信号Eを出力する。

$$A > B \rightarrow P = 7, Q = 1$$

$$A = B \rightarrow P = A, Q = 0$$

$$A < B \rightarrow P = 0, Q = 1$$

【0013】そして、上記比較回路12の出力端子Pから出力される画像データD1～D3及び出力端子Qから出力される階調変化信号Eは、セグメント電極駆動回路6'へ送られる。このセグメント電極駆動回路6'は、図2に示すように構成される。

【0014】図2において21はデータラッチクロック発生回路で、同期制御回路5から水平同期信号に同期したデータラッチ開始信号STI及びクロックパルス/φ1(φ1の反転信号)、/φ2(φ2の反転信号)が入力される。このデータラッチクロック発生回路21は、

データラッチ開始信号STIをクロックパルス/φ1、/φ2により読み込んで順次シフトし、各シフト毎にデータラッチクロックを発生する。

【0015】上記データラッチクロック発生回路21からは、1水平期間に液晶パネル8の1水平ラインのセグメント電極数に対応するm個のデータラッチクロックが送出され、m段のデータラッチ回路22へ送られる。このデータラッチ回路22は格段が4ビット構成で、比較回路12から送られてくる3ビットの画像データD1～D3及び1ビットの階調変化信号Eを上記データラッチクロックに同期してラッチする。

【0016】そして、上記データラッチ回路22にラッチされたデータは、1水平周期毎に与えられるタイミング信号/φn(φnの反転信号)により読み出され、階調信号発生回路23へ送られる。この階調信号発生回路23は、タイミング信号/φn、階調信号作成用クロック/φc(φcの反転信号)、フレーム信号/φF(φFの反転信号)により、データラッチ回路22からの3ビットの画像データD1～D3をパルス幅による階調信号に変換し、階調変化信号Eと共にアナログマルチブレクサ24に出力する。また、このアナログマルチブレクサ24には、液晶駆動電圧V1、V1'、V2、V3、V3'がブランкиング制御回路25を介して与えられる。

【0017】液晶駆動電圧V1、V1'、V2、V3、V3'は、V2を中心として一定のレベル間隔でV1(ハイレベル側)、V3(ローレベル側)が設定されると共に、V1より更に高いレベルにV1'、V3より更に低いレベルにV3'が設定される。上記ブランкиング制御回路25は、ブランкиング制御信号ECにより動作

30 制御され、垂直ブランкиング期間以外では液晶駆動電圧V1、V1'、V3、V3'をそのままアナログマルチブレクサ24へ出力し、垂直ブランкиング期間においては液晶駆動電圧V1、V1'、V3、V3'を全てV2レベルとしてアナログマルチブレクサ24へ出力する。このアナログマルチブレクサ24は、階調信号発生回路23からの階調信号及び階調変化信号により、液晶駆動電圧V1、V1'、V3、V3'の中から1つを選択して、セグメント電極駆動信号Y1～Ymとして液晶パネル8へ出力する。

40 【0018】図3は、上記アナログマルチブレクサ24における1電極のセグメント信号を発生する回路部分の詳細を示したものである。ブランкиング制御回路25を介して与えられる液晶駆動電圧V1、V1'、V3、V3'は、アナログスイッチ31～34に入力される。そして、アナログスイッチ31、32により選択される電圧はアナログスイッチ35を介して出力端子37へ送られ、アナログスイッチ33、34により選択される電圧はアナログスイッチ36を介して出力端子37へ送られる。

50 【0019】また、階調信号発生回路23から送られて

くる階調変化信号はアナログスイッチ31、34の制御端子に入力されると共に、インバータ38を介してアナログスイッチ32、33の制御端子に入力される。更に、階調信号発生回路23から送られてくる階調信号は、アナログスイッチ36の制御端子に入力されると共にインバータ39を介してアナログスイッチ35の制御端子に入力される。

【0020】上記のように構成されたアナログマルチブレクサ24は、階調変化信号が“0”的場合にはアナログスイッチ31、34がオフすると共に、インバータ38の出力が“1”となってアナログスイッチ32、33がオンし、これにより液晶駆動電圧V1、V3が選択されてアナログスイッチ35、36に入力される。このアナログスイッチ35、36は、階調信号発生回路23から与えられる階調信号によりオン／オフ制御されるので、階調信号に応じて液晶駆動電圧V1あるいはV3が選択され、出力端子37よりセグメント電極駆動信号Yとして液晶パネル8へ送られる。

【0021】また、階調変化信号が“1”的場合にはアナログスイッチ31、34がオンすると共に、インバータ38の出力が“0”となってアナログスイッチ32、33がオフし、これにより液晶駆動電圧V1'、V3'が選択されてアナログスイッチ35、36に入力される。従って、階調信号に応じて液晶駆動電圧V1'あるいはV3'が選択され、出力端子37よりセグメント電極駆動信号Yとして液晶パネル8へ送られる。なお、垂直プランギング期間においては、プランギング制御回路25から与えられる液晶駆動電圧は全てV2レベルとなるので、階調変化信号及び階調信号に関係なくV2電圧がセグメント電極駆動信号Yとして液晶パネル8へ送られる。

【0022】次に上記実施例の動作を図4のタイミングチャートを参照して説明する。A/D変換回路4から出力される3ビットの画像データは、比較回路12の入力端子Aに及び画像メモリ11に入力される。この画像メモリ11は、A/D変換回路4から送られてくる画像データを同期制御回路5の制御に従って順次記憶し、1フレーム後に比較回路12の入力端子Bに出力する。

【0023】上記比較回路12は、A/D変換回路4から出力される画像データと画像メモリ11から1フレーム遅れて読出される画像データをレベル比較し、1フレーム前の画像データより今回の画像データの方がレベルが高い場合には、画像データD1～D3として最大値「7」、つまり「111」を出力すると共に、階調変化信号として“1”を出力する。

【0024】又、比較回路12は、1フレーム前の画像データと今回の画像データのレベルが同じ場合には、A/D変換回路4から送られてくる画像データをそのまま画像データD1～D3として出力すると共に階調変化信号として“0”を出力する。更に比較回路12は、1フ

レーム前の画像データより今回の画像データの方がレベルが低い場合には、画像データD1～D3として最小値「0」、つまり「000」を出力すると共に、階調変化信号として“1”を出力する。

【0025】上記比較回路12から出力される画像データD1～D3及び階調変化信号Eは、セグメント電極駆動回路6'へ送られる。このセグメント電極駆動回路6'は、上記比較回路12からの画像データD1～D3及び階調変化信号Eに基づいてセグメント電極駆動信号Y1～Ymを発生し、液晶パネル8のセグメント電極を駆動する。

【0026】図4は、液晶パネル8に対するコモン電極駆動信号、セグメント電極駆動信号、上記コモン電極駆動信号及びセグメント電極駆動信号の合成波形、この合成波形に対する液晶の光透過率の関係を、階調が「0」→「7」→「4」に変化した場合について示したものである。

【0027】しかして、上記図4に示すように、A/D変換回路4から出力される画像データの階調が「0」から「7」に変化したとすると、比較回路12からはデータD1～D3として最大値「7」が出力されると共に階調変化信号Eとして“1”が出力される。この階調変化信号Eは、階調信号と共にセグメント電極駆動回路6'へ送られ、データラッチ回路22にラッチされた後、データラッチ回路22及び階調信号発生回路23を介してアナログマルチブレクサ24へ送られる。

【0028】図3に詳細を示すアナログマルチブレクサ24は、階調変化信号Eとして“1”が与えられると、上記したようにアナログスイッチ31、34がオン、アナログスイッチ32、33がオフとなり、また、階調信号に応じてアナログスイッチ35、36が交互にオン／オフ制御されるので、これにより液晶駆動電圧V1'、V3'が選択されてセグメント電極駆動信号Yとして液晶パネル8へ送られる。

【0029】すなわち、画像データの階調が「0」から「7」に変化した時の最初のフレームでは、階調信号に応じて液晶駆動電圧V1'、V3'が選択され、セグメント信号Yは図4(b)に破線A1で示すようにコモン信号とは逆位相で、かつ、通常の場合より大きい振幅となる。この結果、コモン－セグメント電極間に印加される駆動信号の合成波形は、図4(c)に斜線A2で示すように通常のレベル「V0+V1」、「V4+V3」よりも大きい振幅値「V0+V1'」、「V4+V3'」となる。このようにセグメント電極駆動信号の振幅が大きく、つまり、高い電圧となることにより、液晶パネル8の光透過率が図4(c)に破線A3で示すように実線B1で示す従来の場合より立上がりが早くなる。

【0030】そして、次のフレーム以降において階調「7」が続く場合には、比較回路12からは入力端子Aに与えられるデータがそのまま画像データD1～D3と

して出力されると共に、階調変化信号Eとして“0”が出力される。階調変化信号Eが“0”的場合、図3に示すアナログマルチブレクサ24は、上記したようにアナログスイッチ31、34がオフ、アナログスイッチ32、33がオンとなり、階調信号に応じて液晶駆動電圧V1、V3を交互に選択し、セグメント電極駆動信号Yとして液晶パネル8へ出力する。

【0031】上記のように同じ階調が続く場合には、第2フレーム以降では通常の液晶駆動電圧V1、V3が選択される。また、同じ階調レベルが続くことにより、液晶パネル8の光透過率は図4(d)に破線A3で示すように累積応答効果により順次上昇し、階調「7」に対応するレベルで一定となる。

【0032】しかして、その後、画像データが図4に示すように階調「7」から階調「4」に低下したとすると、比較回路12は画像データD1～D3として最小値「0」を出力すると共に、階調変化信号Eとして“1”を出力する。アナログマルチブレクサ24は、階調変化信号Eとして“1”が与えられると、上記したように階調信号に応じて液晶駆動電圧V1'、V3'を交互に選択し、セグメント電極駆動信号として液晶パネル8へ出力する。この場合には、階調信号信号が「0」であるので、そのセグメント信号Yは図4(b)に破線A4で示すようにコモン電極駆動信号波形と同位相となる。

【0033】従って、コモンーセグメント電極間に印加される駆動信号の合成電圧波形は、図4(c)に示すように通常の駆動信号波形から斜線A5で示す部分をカットした値「V0+V1'」、「V4+V3'」となる。すなわち、階調が低い方に変化した場合には、最初のフレームにおいて液晶駆動電圧が通常の値より低い値となり、液晶パネル8の光透過率は図4(c)に破線A6で示すように実線B2で示す従来の場合より立上りが早くなる。

【0034】そして、次のフレーム以降において階調「4」が続く場合には、比較回路12からは入力端子Aに与えられるデータがそのまま画像データD1～D3として出力されると共に、階調変化信号Eとして“0”が出力される。階調変化信号Eが“0”的場合、上記アナログマルチブレクサ24は、階調信号に応じて液晶駆動電圧V1、V3を交互に選択し、セグメント電極駆動信号Yとして液晶パネル8へ出力する。このように同じ階調が続く場合には、第2フレーム以降では通常の液晶駆動電圧V1、V3が選択される。また、同じ階調レベルが続くことにより、液晶パネル8の光透過率は図4(d)に破線A6で示すように累積応答効果により順次上昇し、階調「4」に対応するレベルで一定となる。

【0035】なお、上記実施例では、比較回路12によりA/D変換回路4から送られてくる今回の画像データ

と画像メモリ11から読み出される1フレーム前の画像データとを比較して画像データD1～D3及び階調変化信号Eを出力するようにしたが、階調変化信号のみを発生してセグメント電極駆動回路6'に出力するようにしても充分な効果を得ることができる。この場合、セグメント電極駆動回路6'に入力する画像データD1～D3としてはA/D変換回路4の出力をそのまま使用すればよい。

#### 【0036】

10 【発明の効果】以上詳記したように、本発明によれば、画像データの大きさに応じた液晶駆動信号を液晶パネルに供給して画像データの大きさに応じた階調で液晶パネルを表示駆動する液晶駆動方法及び液晶表示装置において、画像データが変化した時に、表示の変化を強調するような駆動がなされるので、これにより液晶の応答性を速めることができ、急激に変化する画像に対しても迅速に追隨させることができる。

#### 【0037】

##### 【図面の簡単な説明】

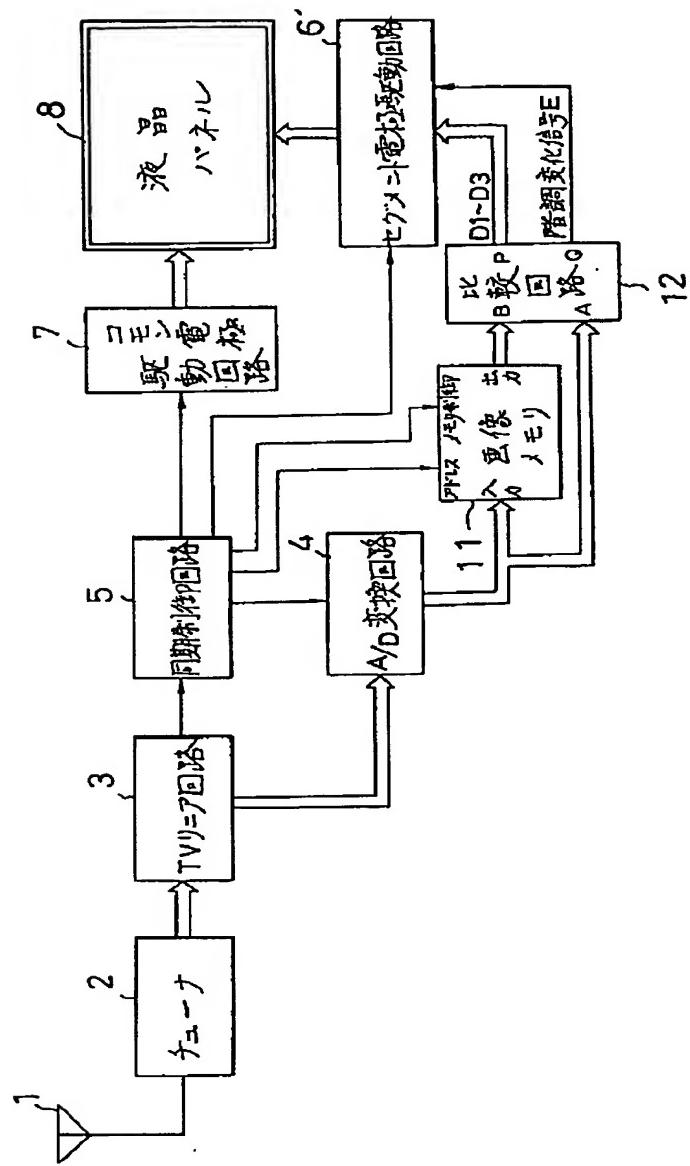
20 【図1】本発明の一実施例に係る液晶パネル駆動装置の回路構成を示すブロック図。  
【図2】同実施例におけるセグメント電極駆動回路の詳細を示すブロック図。  
【図3】図2におけるアナログマルチブレクサの1段分の構成を示すブロック図。  
【図4】本発明の動作を説明するためのタイミングチャート。  
【図5】従来における液晶テレビの構成を示すブロック図。

30 【図6】図5の動作を説明するための液晶駆動電圧合成波形と液晶の光透過率との関係を示す図。

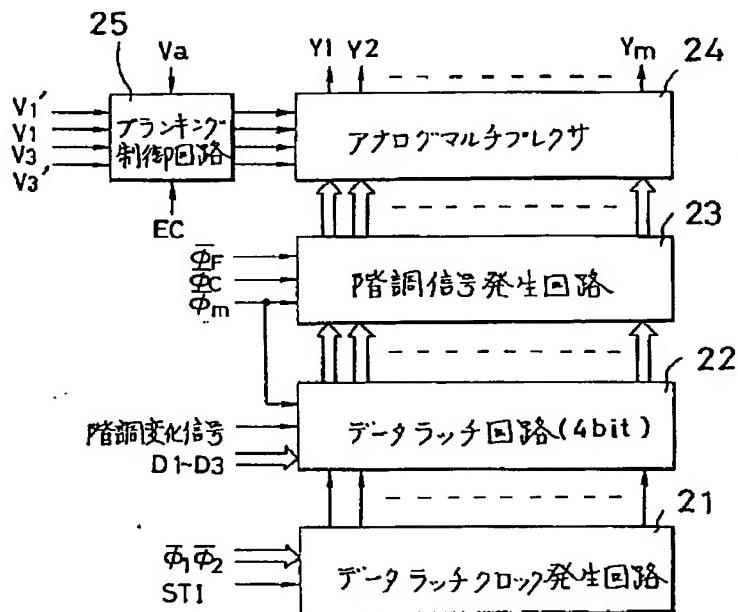
##### 【符号の説明】

- 2 チューナ
- 3 テレビリニア回路
- 4 A/D変換回路
- 5 同期制御回路
- 6, 6' セグメント電極駆動回路
- 7 コモン電極駆動回路
- 8 液晶パネル
- 40 11 画像メモリ
- 12 比較回路
- 21 データラッピング発生比較回路
- 22 データラッピング回路
- 23 階調信号発生回路
- 24 アナログマルチブレクサ
- 25 ブランкиング制御回路
- 31～36 アナログスイッチ

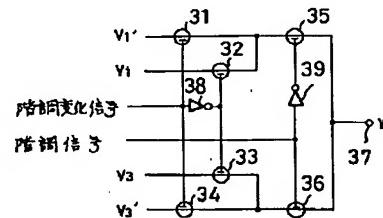
【図1】



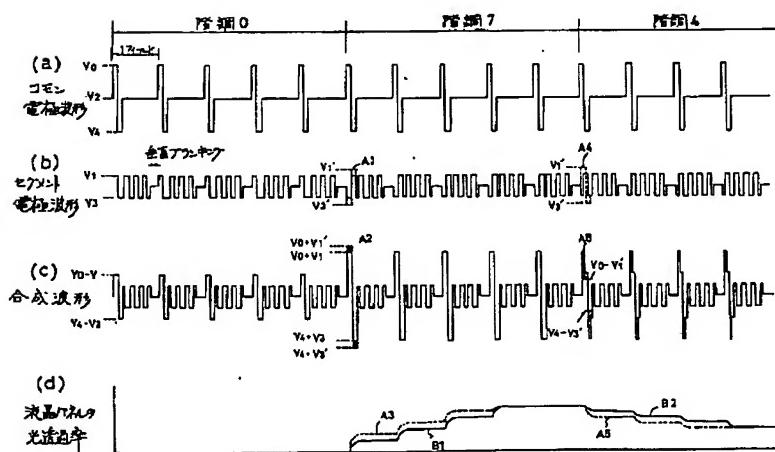
【図2】



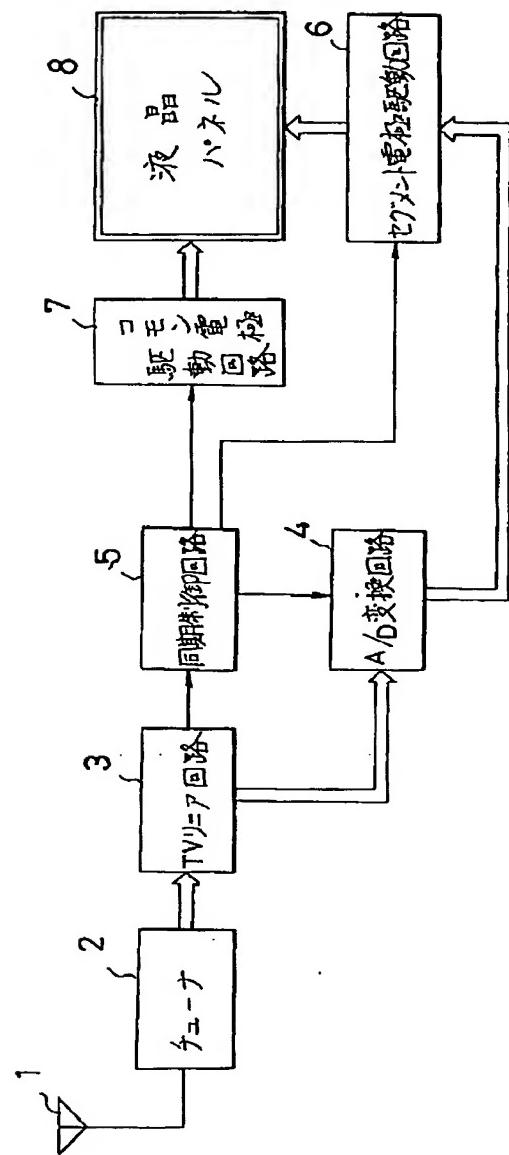
【図3】



【図4】



【図5】



【図6】

